

CLOSE CONTACT TYPE TWO-DIMENSION IMAGE SENSOR

Publication number: JP4282953

Publication date: 1992-10-08

Inventor: YAMAGUCHI MUNEAKI; TSUTSUI KEN; KANEKO YOSHIYUKI

Applicant: HITACHI LTD

Classification:

- international: H04N1/028; H04N1/04; H04N1/19; H04N5/335; H04N1/028; H04N1/04; H04N1/19; H04N5/335; (IPC1-7): H04N1/028; H04N1/04; H04N5/335

- European:

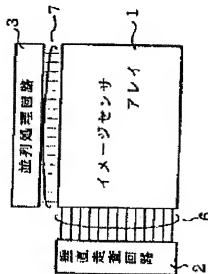
Application number: JP19910046405 19910312

Priority number(s): JP19910046405 19910312

Report a data error here

Abstract of JP4282953

PURPOSE:To obtain a proper read technology as to the close contact type two- dimension image sensor. **CONSTITUTION:**A signal read out of a picture element from a signal line connected to a signal processing circuit of a close contact type two-dimension image sensor 1 is processed in parallel. Then a signal read out of a picture element from a signal line connected to a signal processing circuit of a close contact type two-dimension image sensor 1 is processed in parallel and parallel/ serial conversion is implemented in a succeeding stage and serial signal processing is implemented in a further succeeding stage. Moreover, the part processing the signal serially in the close contact type two-dimension image sensor 1 employs a circuit using a crystal semiconductor to process the signal. Thus, the close contact type two-dimension image sensor with high speed and a high S/N is realized.



Data supplied from the **esp@cenet** database - Worldwide

特開平4-282953

(43) 公開日 平成4年(1992)10月8日

| | | | | |
|----------------------------|-------|---------|----------|--------|
| (51) Int. Cl. ⁵ | 識別記号 | 序内整理番号 | F I | 技術表示箇所 |
| H 0 4 N | 1/04 | 1 0 3 Z | 7251-5 C | |
| | 1/028 | A | 9070-5 C | |
| | 5/335 | W | 8838-5 C | |

審査請求 未請求 請求項の数5 (全 7 頁)

| | | | |
|-----------|-----------------|----------|---|
| (21) 出願番号 | 特願平3-46405 | (71) 出願人 | 000005108 株式会社日立製作所 東京都千代田区神田駿河台四丁目6番地 |
| (22) 出願日 | 平成3年(1991)3月12日 | (72) 発明者 | 山口 宗明 東京都国分寺市東恋ヶ窪1丁目280番地 株式会社日立製作所中央研究所内 |
| | | (72) 発明者 | 筒井 謙 東京都国分寺市東恋ヶ窪1丁目280番地 株式会社日立製作所中央研究所内 |
| | | (72) 発明者 | 金子 好之 東京都国分寺市東恋ヶ窪1丁目280番地 株式会社日立製作所中央研究所内 |
| | | (74) 代理人 | 弁理士 小川 勝男 |

(54) 【発明の名称】 密着型二次元イメージセンサ

(57) 【要約】

(図1)

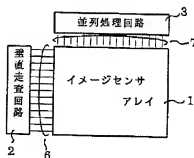
【目的】 密着型二次元イメージセンサについて、適切な読み取り技術を提供することである。

【構成】 1. 密着型二次元イメージセンサの、信号処理回路につながる信号線のそれぞれに、画素より読み取った信号を並列に処理するような回路構成とした。

2. 密着型二次元イメージセンサの、信号処理回路につながる信号線のそれぞれに、画素より読み取った信号をパラレルに処理し、次の段階でパラレル-シリアル変換を行ない、さらに次の段階で、シリアルに信号処理を行なうようにした。

3. 密着型二次元イメージセンサにおいて、信号をシリアルに処理する部分については、結晶半導体を用いた回路により、信号を処理することにした。

【効果】 密着型二次元イメージセンサにおいて、より高速で高S/Nの密着型二次元イメージセンサを得ることが出来る。



【特許請求の範囲】

【請求項1】垂直走査回路と、信号処理回路と、該垂直走査回路につながる複数の走査線と、該複数の走査線と交差し、かつ該信号処理回路につながり、読み取った信号を送る複数の信号線を有し、該走査線と該信号線の各交点に画素を有し、該画素の中に、少なくとも光電変換素子と画素選択用スイッチとを有し、該走査線と該信号線をもって、一つの画素を選択するように基板上に配置された密着型二次元イメージセンサであって、信号線のそれぞれに画素より読み取った信号を処理する回路を有し、読み取った信号を水平の1ライン分同時に処理することを特徴とする密着型二次元イメージセンサ。

【請求項2】垂直走査回路と、信号処理回路と、該垂直走査回路につながる複数の走査線と、該複数の走査線と交差し、かつ該信号処理回路につながり、読み取った信号を送る複数の信号線を有し、該走査線と該信号線の各交点に画素を有し、該画素の中に、少なくとも光電変換素子と画素選択用スイッチとを有し、該走査線と該信号線をもって、一つの画素を選択するように基板上に配置された密着型二次元イメージセンサであって、信号線のそれぞれに画素より読み取った信号をパラレルに信号処理を行なう信号処理回路を有し、次の段階において、パラレル-シリアル変換回路により、パラレルに処理した信号をパラレル-シリアル変換し、さらに次の段階において、シリアル信号処理を行なうことを特徴とする密着型二次元イメージセンサ。

【請求項3】上記密着型二次元イメージセンサにおいて、画素部及びパラレルに信号処理を行なう回路は、a-s1を用いて構成された回路であり、パラレル-シリアル変換を行なう、あるいはシリアル信号処理を行なう回路は、結晶シリコンで構成されていることを特徴とする請求項2記載の密着型二次元イメージセンサ。

【請求項4】上記密着型二次元イメージセンサにおいて、結晶シリコンは、a-s1を結晶化した結晶シリコンであることを特徴とする請求項3記載の密着型二次元イメージセンサ。

【請求項5】上記密着型二次元イメージセンサにおいて、結晶シリコンによる回路部分は、外付けの専用ICであることを特徴とする請求項3記載の密着型二次元イメージセンサ。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、コンピュータへの画像、文字入力、あるいは、ファクシミリへの画像、文字入力、あるいは、その他の画像情報を扱うものへの画像情報入力に用いられる、二次元画像入力装置に関わるものである。

【0002】

【従来の技術】ファクシミリの使用あるいは、コンピュータに対する画像の入力など、画像入力装置を使用する

ことが広く普及してきている。従来この画像入力装置として、半導体基板上に作られた撮像素子を使用していた。撮像素子を使用すると、縮小光学系が必要となり、大きく、高価なものとなっていた。その後、光学系を必要としない密着型センサが作られたが、センサそのものは、受光素子を一列に並べた一次元センサであり、原稿を読み取る時には、何らかの機械的走査を必要としていた。この一次元密着型センサにおいては、機械部分を持つために、大きくなってしまい、密着型センサに期待されるコンパクト性という利点が最大限に利用できていなかった。

【0003】密着型二次元センサは、光学系を必要としないだけではなく、原稿を読み取る際に機械的走査をも必要としない、電子的走査で原稿を読み取ることのできる画像入力装置である。

【0004】「実開平2-8055」に記載の様に、密着型二次元センサについての特許、実用新案は既に存在するが、1画素内の内部構成あるいは、駆動電圧についての記載にとどまり、読み出し方式についてはなんら明示されていない。

【0005】従来、読み出し方式については、二次元の撮像素子についての様々な技術があった。例えば、その内の一つの例を図6を用いて説明する。図6にあるように、撮像素子は、画素101、走査線31、信号線41と、走査線31を駆動する垂直走査回路2と、水平スイッチ121～125からなっている。画素101のなかには、受光素子161と画素内スイッチ111がある。画素の選択は、次のようにして行なう。まず、垂直走査回路2により、選択した水平ライン111の画素内スイッチ111～115をONにする。その後、水平スイッチ121により、水平ライン11の中から1つの画素101を選択し、信号線41を用いて信号を読み出す。1つの画素101の信号を読み出したら、該水平スイッチ121をOFFとし、隣の水平ライン122をONとし、信号を同様に読み出す。この様にして、水平ライン11を読み終れば、垂直走査線32により、ONとなっている画素内スイッチ111～115をOFFとし、次の走査線32を選択し、その1ライン12を同様に読み出す。これを繰り返していくのである。選択された画素より得る信号は、信号線により順番に処理回路へと導かれる。

【0006】

【発明が解決しようとする課題】しかしながら、撮像素子と密着型二次元イメージセンサでは、大きく異なる部分が存在する。例えば、撮像素子は、大きいものでも対角2/3インチ程度とその面積は小さく、また、駆動するための素子などは、全て単結晶Si上に作られている。一方、密着型イメージセンサは、密着型のため、A4の原稿を読み取るためには、A4の面積を必要とする。さらに、その様な大面積のデバイスを得るために

は、半導体層に移動度の低い $a-Si$ を用いることが必須である。そのため、密着型二次元イメージセンサでは、撮像素子と同様の読み出し方式では、画素選択用のスイッチ素子のスイッチ時間が短くなるため、高速、高 S/N という面で満足な性能を得ることはできなかった。

【0007】本発明の目的は、適切な読み取り技術を用いる密着型二次元イメージセンサを提供することである。

【0008】

【課題を解決するための手段】上記課題を解決するために、以下のような手段を用いた。

1. 密着型二次元イメージセンサの、信号処理回路につながる信号線のそれぞれに、画素より読み取った信号を並列に処理するような回路構成とした。

2. 密着型二次元イメージセンサの、信号処理回路につながる信号線のそれぞれに、画素より読み取った信号を並列に処理し、次の段階でパラレル-シリアル変換を行ない、さらに次の段階で、シリアルに信号処理を行なうようにした。

3. 密着型二次元イメージセンサにおいて、信号をシリアルに処理する部分については、結晶半導体を用いた回路により、信号を処理することにした。

【0009】

【作用】1. スイッチで選択された画素からの信号を、一つ一つ順番に処理せず、図1のように並列に処理する回路により、水平の1ラインの処理を1度に行なえるようにする。その結果として、従来一つの画素の処理にかけていた時間で、1ラインの信号を処理できるため、画像を読み取る時間を大幅に少なくすることができる。また、従来処理回路が一つであったため、画素から処理回路への経路の長さの違いでシェーディングが起きていたが、信号を並列に処理する回路を付けたため、画素から処理回路までの経路の長さが、1ライン内では同じとなったため、1ライン内のシェーディングの発生を少なくすることができる。

2. 上記作用項1で示したものでは、密着型二次元イメージセンサより送られる信号を受ける装置には、信号を並列で受け取るインターフェースが必要となる。そこで、図2のように並列処理回路で処理した後、パラレル-シリアル変換を行ない、シリアル信号で出力するようにすると、密着型二次元イメージセンサが出力した信号を受け取る装置は、シリカルのインターフェースを装備していれば良いこととなる。さらに、信号を受け取る装置の持つインターフェースにあわせて、密着型二次元イメージセンサも、パラレル-シリアル変換の次の段階に、直列の信号処理回路を備えれば、あらゆるインターフェースに対応できる。

【0010】3. 密着型二次元イメージセンサにおいて、半導体層にアモルファス半導体（例えばアモルファ

スシリコン ($a-Si$) を用いた場合、上記作用項2で示したものにおいて、パラレル-シリアル変換の部分あるいは、その次の直列処理回路の部分にもアモルファス半導体を使用した場合、回路の負担が大きくなり読み取りに必要な時間も大きくなってしまふ。そこで、パラレル-シリアル変換回路以後の回路を結晶半導体で構成した。その結果、高速の密着型二次元イメージセンサを得ることができる。

【0011】

10 【実施例】以下、本発明を実施例を用いて説明する。図1は、本発明の一実施例のブロック図である。本実施例は、二次元イメージセンサアレイ1と垂直走査回路2と並列処理回路3とでなっている。並列処理回路3は、アンプ131~135とバッファ13により構成されており、その並列処理回路3と、二次元イメージセンサアレイ1の詳細図を図3に示す。

【0012】駆動方法は、次の通りである。まず、垂直走査回路2により水平1ライン11のアレイ内スイッチ111~115のゲートがONとなり、水平1ライン11が選択される。次に、水平スイッチ121~125がONとなり、信号が画素101~105より読みだされる。読みだされた信号は、アンプ131~135により増幅され、バッファ13に蓄えられる。信号の読みだし終了後、水平スイッチ121~125がOFFとされ、選択された水平1ライン11のアレイ内スイッチ111~115をOFFとする。これで、1ライン分終了となる。これを各水平ラインに対し、順次繰り返す。

【0013】図2は、本発明の別の実施例を示すブロック図である。本実施例は、二次元イメージセンサアレイ1と垂直走査回路2と並列処理回路3とパラレル-シリアル変換回路4と直列信号処理回路5からなる。

【0014】本実施例の詳細図を図4に示す。

【0015】本実施例の駆動方法は次の通りである。まず、垂直走査回路2により水平1ライン11のアレイ内スイッチ111~115のゲートがONとなり、水平1ライン11が選択される。次に、水平スイッチ121~125がONとなり、信号が画素101~105より読みだされる。読みだされた信号は、アンプ131~135により増幅され、バッファ13に蓄えられる。信号の読みだし終了後、水平スイッチ121~125がOFFとなる。次に、シフトレジスタ14を動作させ、第2の水平スイッチ141~145を順次ONさせ、バッファ13に蓄えられた信号を順番に信号線2に送る。直列信号処理回路5では、信号線22に入ってきた信号を必要に応じて、電圧変換などの操作を行なう。バッファに蓄えられた全ての信号を信号線22に送った後、選択された水平1ライン11のアレイ内スイッチ111~115をOFFとする。これで、1ライン分終了となる。これを各水平ラインに対し、順次繰り返す。

【0016】上記実施例の2例について、並列処理回路

3のなかは、信号のアンプ131~135と信号保持用のバッファ13のみで構成されているが、必ずしもこの様である必要はなく、例えば、アンプの次にA/Dコンバータをいれ、アンプした信号をA/Dコンバータによりデジタル化して、デジタルデータをバッファに蓄えるようにしても良いし、他の信号処理の回路を加えても良い。

【0017】図5は、本発明の別の実施例を示す図である。本実施例は、パラレル-シリアル変換回路と、それ以後の処理回路を、外付けのIC201の上で構成したものである。センサパネル202には接続のための端子203を用意し、その端子203をクロムあるいは、ITO (Indium Tin Oxide) で作製し、外付けIC201にはTAB (Tape Automated Bonding) のパッケージ型のもので使用した。また、センサパネル202と外付けIC201の接続には、異方性導電膜211を利用した。

【0018】本発明の並列処理回路3、パラレル-シリアル変換回路4、直列信号処理回路5は、全てを二次元イメージセンサアレイ1と同じ基板の上に作製する必要はなく、本実施例のように、上記回路の一部あるいは全部を、外付けのIC201などで構成しても構わない。さらに、外付けIC201は、必ずしもTABである必要はなく、例えば、COG (Chip On Glass) によって取付けても良いし、他の方法であっても良い。

【0019】

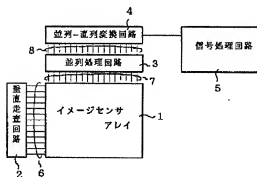
【発明の効果】以上説明したごとく、本発明によれば、密着型二次元イメージセンサにおいて、より高速で高S/Nの密着型二次元イメージセンサを得ることが出来るという効果がある。

【図面の簡単な説明】

【図1】本発明の読み出し方法のブロック図である。

【図2】

(図2)



【図2】本発明の読み出し方法-信号変換回路のブロック図である。

【図3】本発明の読み出し方法の詳細図である。

【図4】本発明の読み出し方法-信号変換回路の詳細図である。

【図5】本発明の外付けICの取り付け図である。

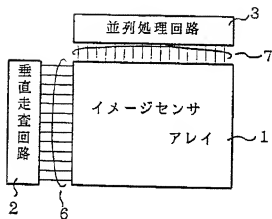
【図6】従来の読み出し方法の図である。

【符号の説明】

1…二次元イメージセンサアレイ、2…垂直走査回路、3…並列処理回路、4…パラレル-シリアル変換回路、5…直列信号処理回路、6…走査線、7…信号線、8…第2の信号線、11…水平1ライン、12…水平1ライン、13…バッファ、14…シフトレジスタ、22…信号線、31…走査線、32…走査線、41…信号線、101…画素、111…画素内スイッチ、112…画素内スイッチ、113…画素内スイッチ、114…画素内スイッチ、115…画素内スイッチ、121…水平スイッチ、122…水平スイッチ、123…水平スイッチ、124…水平スイッチ、125…水平スイッチ、131…アンプ、132…アンプ、133…アンプ、134…アンプ、135…アンプ、141…第2の水平スイッチ、142…第2の水平スイッチ、143…第2の水平スイッチ、144…第2の水平スイッチ、145…第2の水平スイッチ、151…第2の水平スイッチのゲート線、152…第2の水平スイッチのゲート線、153…第2の水平スイッチのゲート線、154…第2の水平スイッチのゲート線、155…第2の水平スイッチのゲート線、161…受光素子、201…外付けのIC、202…センサパネル、203…端子、204…外付ICの端子、211…異方性導電膜。

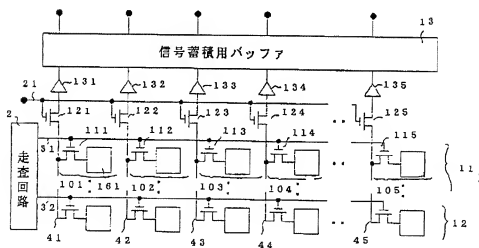
【図1】

(図1)



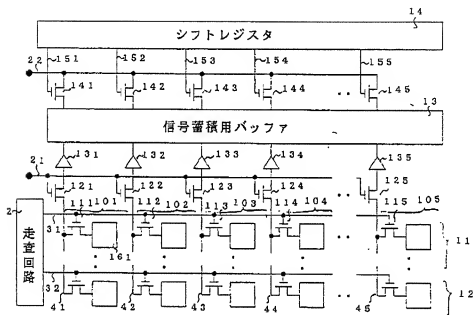
【図3】

(図3)



【图4】

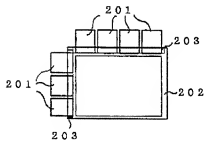
(圖4)



【圖 5】

(圖 5)

(a)



(b)



【図6】

(図6)

